



CIRCUITOS DIGITALES

Elaborado por	ING. JUAN HOLMQUIST ING. WILFREDO MADURO		AUTORIZADO POR VICE RECTORADO ACADÉMICO
Fecha de vigencia	JULIO , 2005		
Revisado por	UNIDAD CURRICULAR..	DECANATO	

FUNDAMENTACION

Este programa tiene como finalidad lograr por parte del estudiante una mejor comprensión y una progresiva generación de destrezas y habilidades relativas al análisis y diseño de circuitos lógicos considerándose este proceso como una herramienta teórico práctica de marcada importancia para el planteamiento y solución de problemas teórico práctico en el área de ingeniería de computación.

Se recomienda una detallada discusión de la teoría fundamental del diseño lógico en forma presencial o en forma virtual, así como la realización de ejercicios prácticos y prácticas de laboratorio a fin de relacionar la teoría con la práctica. Es importante la asignación de ejercicios y proyectos. El programa consta de las siguientes unidades:

- | | | |
|------|---------|--|
| I. | UNIDAD: | Sistemas numéricos y códigos |
| II. | UNIDAD: | Conceptos básicos y familias lógicas |
| III. | UNIDAD: | Principios de diseño de lógica combinacional |
| IV. | UNIDAD: | Diseño lógico combinacional con dispositivos MSI |
| V. | UNIDAD: | Principios de diseño lógico secuencial. |
| VI. | UNIDAD: | Diseño lógico secuencial. |

OBJETIVO GENERAL DE LA ASIGNATURA

Sobre la base del estudio, comprensión y ejercitación de los conceptos y principios teóricos propios de la teoría de circuitos digitales: aplicar dichos conocimientos, solucionando problemas de carácter teórico práctico relacionado con el área de ingeniería en computación.

UNIDAD I		OBJETIVO TERMINAL	
SISTEMAS NUMERICOS Y CODIGOS		MANEJAR CORRECTAMENTE LOS SISTEMAS NUMERICOS Y LOS CODIGOS MÁS USADOS EN CIRCUITOS DIGITALES.	
DURACION			
2 SEMANAS			
EVALUACION			
10 %			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Realizar conversiones entre diferentes sistemas numéricos. 2. Representar números binarios negativos. 3. Realizar operaciones aritméticas binarias en complemento a 1 y complemento a 2. 4. Reconocer las características de los códigos binarios más usados.	• Sistemas numéricos posicionales (decimal, binario, octal, hexagonal). • Conversiones entre sistemas numéricos posicionales. • Representación de números binarios con signo (representación en magnitud y signo complemento a 2). • Suma y resta binaria por el método de los complementos. • Códigos binarios (BCD, GRAY, EXCESO – 3, PARIDAD, HAMMING).	PRESENCIAL • Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	SEMIPRESENCIAL •Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas.		• Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa Evaluación Presencial	

UNIDAD II		OBJETIVO TERMINAL	
CONCEPTOS BASICOS Y FAMILIAS LOGICAS		ANALIZAR LA OPERACIÓN DE DIFERENTES ESTRUCTURAS DE CIRCUITOS DIGITALES, CON ACENTUADO ENFASIS EN LAS CARACTERISTICAS ELECTRICAS EXTERNAS DE LOS DISPOSITIVOS LOGICOS.	
DURACION			
3 SEMANAS			
EVALUACION			
20%			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Describir la simbología y tabla de verdad de compuertas básicas. 2. Analizar las primeras estructuras de las lógicas digitales. 3. Describir la estructura interna de una compuerta NAND TTL básica. 4. Analizar diferentes conceptos comunes en las lógicas digitales. 5. Señalar las principales características de la lógica TTL. 6. Describir otras estructuras TTL. 7. Señalar las principales características de la lógica CMOS. 8. Analizar las diferencias entre las principales características de las series TTL y CMOS.	• Compuertas básicas y tabla de verdad (AND, OR, NOT, NAND, NOR, OR-DEX, NORDEX). • Lógica de diodos, inversor con BJT, lógicas RTL, DTL y CML. • Compuerta NAND TTL básica. • Conceptos comunes en lógicas digitales (tiempos de transición, retardos de propagación, tiempos de almacenamiento, disipación de potencia estática, disipación de potencia dinámica, cálculo de factor de carga, niveles lógicos, márgenes de ruido, salidas de suministro y drenaje de corriente, clasificación de los CI según su escala de integración). • Dispositivos Schmitt trigger. Salida de colector abierto. Salidas Darlington. Lógica de 3 estados. • Lógica CMOS.	PRESENCIAL	SEMIPRESENCIAL
		• Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	•Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas.		Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa Evaluación Presencial	

UNIDAD III		OBJETIVO TERMINAL	
PRINCIPIOS DE DISEÑO DE LOGICA COMBINACIONAL		DISEÑAR CIRCUITOS LOGICOS COMBINACIONALES, HACIENDO USO DEL ALGEBRA DE CONMUTACION Y MAPAS DE KARNAUGH	
DURACION			
3 SEMANAS			
EVALUACION			
15 %			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Simplificar funciones lógicas mediante la aplicación de los teoremas y propiedades del álgebra de conmutación. 2. Obtener un circuito lógico partiendo de la expresión lógica. 3. Obtener la expresión lógica partiendo de un círculo lógico. 4. Realizar circuitos lógicos empleando suficiencia –NAND y NORD. 5. Obtener los mintérminos y maxtérminos partiendo de la tabla de verdad. 6. Obtener una expresión suma o producto canónico de una función lógica partiendo de la tabla de verdad o conociendo los mintérminos o maxtérminos que la componen. 7. Generar el mapa de Karnaugh de una función lógica partiendo de la tabla de verdad, su expresión lógica o del conocimiento de los maxtérminos o mintérminos que la componen. 8. Minimizar funciones en producto de sumas usando el mapa de Karnaugh.	• Axiomas y teoremas del álgebra de conmutación. • Principio de dualidad. • Universalidad de las compuertas NAND y NOR. • Representaciones alternas de las compuertas. • Definiciones básicas (término producto, expresión de suma de productos, término suma, expresión de producto de sumas, término normal, mintérmino, maxtérminos). • Mapas de Karnaugh. • Suma canónica de una función lógica. • Producto canónico de una función lógica. • Minimización de productos de sumas. • Diseño lógico digital con funciones SSI.	PRESENCIAL	SEMIPRESENCIAL
		• Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	•Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas.		Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa Evaluación Presencial	

UNIDAD IV		OBJETIVO TERMINAL	
DISEÑO LOGICO COMBINACIONAL CON DISPOSITIVOS MSI		DESCRIBIR LAS FUNCIONES LÓGICAS COMBINACIONALES MAS USADAS BASADAS EN DISPOSITIVOS TTL MSI Y DISEÑAR CIRCUITOS DIGITALES CON ESTOS DISPOSITIVOS.	
DURACION			
3 SEMANAS			
EVALUACION			
15 %			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Describir el funcionamiento de los sumadores. 2. Describir el funcionamiento de las compuertas OR-EX y los circuitos de paridad. 3. Diseñar circuitos sumadores – restadores. 4. Describir el funcionamiento de los codificadores. 5. Describir el funcionamiento de los multiplexores. 6. Diseñar circuitos multiplexores. 7. Describir el funcionamiento de multiplexores como generadores de funciones. 8. Describir el funcionamiento de los decodificadores. 9. Describir el funcionamiento de los decodificadores. 10. Describir el funcionamiento de los decodificadores usados como demultiplexores. 11. Diseñar circuitos multiplexores partiendo de multiplexores MSI. 12. Describir el funcionamiento de los comparadores. 13. Diseñar circuitos comparadores MSI. 14. Analizar algunos ejemplos de diseño lógico combinacional con funciones MSI.	• Circuitos sumadores. • Compuertas OR-EX y circuitos de paridad. • Codificadores. • Multiplexores. • Demultiplexores. • Decodificadores. • Comparadores. • Diseño lógico combinacional con MSI.	PRESENCIAL • Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	SEMIPRESENCIAL •Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas		• Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa Evaluación Presencial	

UNIDAD V		OBJETIVO TERMINAL	
PRINCIPIOS DE DISEÑO LOGICO SECUENCIAL.		DESCRIBIR LOS ELEMENTOS BIESTABLES, FLIP – FLOPS Y MULTIBIBRADORES ASÍ COMO DISEÑAR CIRCUITOS SECUENCIAS BASICOS.	
DURACION			
1 SEMANAS			
EVALUACION			
10 %			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Describir la diferencia entre sistemas sincrónicos y asincrónicos. 2. Construir biestables básicos partiendo de las compuertas NAD Y NOR Y analizar su operación. 3. Describir y analizar los diferentes flip-flops dispersados por flanco como el J-K, S-R, D Y T. 4. Describir el funcionamiento de los multivibradores monoestables y estables. 5. Señalar varias aplicaciones para los flips-flops.	• Sistemas sincrónicos y asincrónicos. • Elementos biestables. • Flip-flops. • Multivibradores monoestables. • Multivibradores estables. • Aplicaciones de los flip-flops.	PRESENCIAL • Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	SEMIPRESENCIAL •Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas.		• Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa - Evaluación Presencial	

UNIDAD VI		OBJETIVO TERMINAL	
DISEÑO LOGICO SECUENCIAL.		REALIZAR DISEÑOS PRÁCTICOS DE LOS CIRCUITOS SECUENCIALES.	
DURACION			
4 SEMANAS			
EVALUACION			
30 %			
OBJETIVOS ESPECIFICOS	CONTENIDO	ESTRATEGIAS DE INSTRUCCION	
1. Describir la operación de los contadores asincrónicos. 2. Describir distintos tipos de contadores asincrónicos en CI (circuitos integrados). 3. Diseñar circuitos contadores asíncronos partiendo de CI contadores. 4. Describir la operación de los contadores sincronicos. 5. Describir distintos tipos de contadores sincronicos. 6. Diseñar circuitos contadores asíncronos partiendo de CI contadores. 7. Describir el funcionamiento de los registros de corrimiento. 8. Señalar aplicaciones para los registros de corrimiento. 9. Describir el comportamiento de los convertidores analógico-digital y digital-analógico. 10. Diseñar circuitos secuenciales de aplicación práctica.(frecuencímetros, reloj, divisores de frecuencia, etc.)	• Contadores. • Asíncronos. • Contadores sincronicos. • Registros de desplazamiento. • Convertidores AA/D Y D/A. • Diseño práctico de circuitos secuenciales.	PRESENCIAL	SEMIPRESENCIAL
		• Método de lectura. • Expositivo. • Demostración. • Expositivo mixto. • Método de taller.	•Ejercicios de Desempeño. Ejemplos de aplicación. •Interacción en el aula virtual •Exposiciones modalidad video. •Materiales didácticos multimedia
ESTRATEGIAS DE EVALUACION:			
PRESENCIAL		SEMIPRESENCIAL	
• Pruebas escritas. • Talleres evaluados. • Exámenes escritos.		• Cuestionario en línea • Foros de discusión • Asignación de tareas • Videos, Blogs, Chat, Glosario, Wikis, juegos • Proyecto con Defensa Evaluación Presencial	

LISTA DE POSIBLES PRACTICAS A REALIZARSE

1. Familiarización con los equipos y componentes a usar en el laboratorio.
2. Diseño de un circuito lógico digital usando lógica de diodos.
3. Diseño de un circuito lógico digital usando lógica transistor-diodo (DTL).
4. Montaje de un circuito digital usando lógica TTL.
5. Diseño de un circuito digital simplificado usando lógica TTL.
6. Decodificadores BCD a 7 segmentos.
7. Diseño de un sumador/restador de 5 bits.
8. Implantación de una función lógica usando multiplexores.
9. Diseño de un decodificador de 4 a 16 usando dos decodificadores de 3 a 8.
10. Diseño de un circuito comparador de 8 bits.
11. Diseño de biestables usando compuertas NAND Y NOR.
12. Diseño de una aplicación usando flip-flops.
13. Diseño de un contador decimal de tres dígitos.
14. Proyecto.

BIBLIOGRAFIA

- Bartelt Terry L. M. **Digital Electronics Concepts and Application**. 1era Edición. Editorial Prentice Hall. USA. 1991.
- Hill J. Frederick y Peterson Gerald R. **Teoría de Conmutación y Diseño Lógico**. 1era Edición. Editorial Limusa. México. 1988.
- Mano M. Morris. **Lógica Digital y Diseño de Computadoras**. 1era Edición. Editorial Prentice Hall, Hispanoamérica S.A. México. 1986.
- Mano M. Morris. **Diseño Digital**. 3era Edición. Editorial Prentice Hall, Hispanoamérica S.A. México. 1999.
- Sandige Richard S. **MODEM Digital Design**. 1era Edición. Editorial Mc Graw Hill. Publishing Company. USA. 1990
- Taub Hebert. **Circuitos Digitales y Microprocesadores**. 5ª edición. 1era Edición. Editorial Mc Graw Hill. USA. 1983.
- Tocci Ronald J. **Sistemas Digitales Principios y Aplicaciones**. 1era Edición. Editorial Prentice Hall Hispanoamérica S.A. México. 1993.
- Tokheim Roger L. **Principios Digitales**. 1era Edición. Editorial Mc Graw Hill. México. 1990.
- Wakerly John. **Diseño Digital. Principios y Prácticas**. 1era Edición. Editorial Prentice Hall Hispanoamérica S.A. México. 1992.